

⑨ 日本国特許庁 (JP) ⑩ 特許出願公開
 ⑪ 公開特許公報 (A) 昭62-71305

⑫ Int. Cl. *	識別記号	序内整理番号	⑬ 公開 昭和62年(1987)4月2日
H 01 P 7/10		6749-5J	
// H 01 P 1/20		A-7741-5J	
5/08		7741-5J	審査請求 未請求 発明の数 1 (全3頁)

⑫ 発明の名称 誘電体共振器

⑬ 特願 昭60-210598

⑭ 出願 昭60(1985)9月24日

⑮ 発明者 石川 容平 長岡市天神2丁目26番10号 株式会社村田製作所内

⑯ 発明者 服部 準 長岡市天神2丁目26番10号 株式会社村田製作所内

⑰ 出願人 株式会社村田製作所 長岡市天神2丁目26番10号

⑱ 代理人 弁理士 山本 恵二

明細書

1. 発明の名称

誘電体共振器

2. 特許請求の範囲

(1) TMモードを用いた誘電体共振器であつて、電子回路が形成される誘電体基板の両主面に対向する一対の電極を形成し、両電極の絶縁部間にスルーホールを複数箇所設け、かつ当該スルーホールを介して両電極間を接続して成ることを特徴とする誘電体共振器。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は、電子回路が形成される誘電体基板内に一體的に形成した誘電体共振器に関する。

(従来の技術)

第3図は、従来の誘電体共振器を用いたフィルタの一例を示す断面図である。従来、誘電体共振器を用いたフィルタは、金属ケース2内に円柱形または円筒形等をした誘電体共振器4を収納し、これを絶縁物から成る支持台6で支持する構成を

していた。あるいは、金属ケース2内に電子回路、例えばMIC(マイクロ波集積回路)をも収納する場合もあり、その場合は図のようにMIC用の誘電体基板8上に誘電体共振器4を支持台6を介して乗せ、MICにつながるマイクロストリップライン10と誘電体共振器4とを適当な位置関係で結合させていた。なおMは、誘電体共振器4の振動モードがTEモードである場合の磁力線を示す。

(発明が解決しようとする問題点)

上述のように誘電体共振器4をMIC等に接続して使用するような場合、誘電体共振器4の部分の高さが他の回路部品より特別に高くなつて、結果として大きなスペースを必要とすると共に、誘電体共振器4と誘電体基板8とは別々の部品材料であるためコスト高であるという問題があつた。

そこでこの発明は、上記のような場合に、回路全体の薄形化、低コスト化を図ることができる誘電体共振器2を提供することを目的とする。

(問題点を解決するための手段)

特開昭62-71305(2)

この発明の誘電体共振器は、TMモードを用いた誘電体共振器であって、電子回路が形成される誘電体基板の両正面に対向する一対の電極を形成し、両電極の端部間にスルーホールを複数箇所設け、かつ当該スルーホールを介して両電極間を接続して成ることを特徴とする。

〔作用〕

振動モードはTMモードを用いる。その場合、対向する電極の端部間にスルーホールを介して接続しているため、境界条件が定まり電磁界の閉じ込めが行われる。また共振周波数は、対向する電極の面積で決定されて誘電体基板の厚みには関係しないため、薄い基板を用いても差し支えない。それ故この誘電体共振器によれば、回路全体の薄形化、低コスト化を図ることができる。

〔実施例〕

第1図はこの発明の一実施例に係る誘電体共振器を示す平面図であり、第2図は第1図の線II-IIに沿う断面図である。この実施例に係る誘電体共振器12は、略言すれば、前述したようなM1

C等の電子回路が形成される誘電体基板8内に直接一體的に形成されている。即ち誘電体共振器12は、誘電体基板8の両正面に、例えば円形あるいは多角形等をした対向する一対の電極14、16を形成し、両電極14、16の端部間にスルーホール18を複数箇所（この例では4箇所）設け、当該スルーホール18を介して、より具体的にはスルーホール18内に形成された電極20を介して、両電極14、16間を接続して成るものである。

そしてこの場合の誘電体共振器12は、振動モードとしてはTMモード、より具体的にはTM₁₁₁モードを用いる。その場合の電気力線Eと磁力線Mを模式的に第2図に示す。

TMモードにおいては、共振周波数は、電極14、16の面積で決定されて誘電体基板8の厚みには関係しないため、薄い誘電体基板8の中に誘電体共振器12を直接形成しても差し支えない。即ち所望の共振周波数を得ることができる。

もっとも、誘電体基板8の両正面に単に電極1

4、16を設けただけだと、TMモードにおいては横方向（即ち誘電体基板8の広さ方向）に電磁界が漏れ出て共振器として作用しないため、スルーホール18を介して両電極14、16間を導通させて境界条件を設定しており、これによって電磁界の閉じ込めを行っている。

その場合、スルーホール18の数が多い方が、電磁界の閉じ込めが良好となってQが高くなるので好ましい。また電極14、16の形状も、円形に近い方がQが高くなるので好ましい。

尚、誘電体共振器12と誘電体基板8上の電子回路との結合は、例えば第1図のように電極14（または16）に入出力用のマイクロストリップライン10を直接接続するようにしても良いし、あるいはマイクロストリップライン10を電極14等に接近させて静電容量等で結合させるようにしても良い。

上述のような誘電体共振器12を用いれば、従来の誘電体共振器4の場合のような誘電体基板8上でのばらりが全く無くなるため、回路全体を

薄形化、ひいては小形化することができる。また、従来のように誘電体基板8と誘電体共振器4等とを別々の部品材料で形成しなくて済むので、必要とする部品材料も低減でき、よって低コスト化を図ることもできる。

〔発明の効果〕

以上のようにこの発明によれば、誘電体共振器が電子回路が形成される誘電体基板内に一体化されるので、回路全体の薄形化、小形化さらには低コスト化を図ることができる。

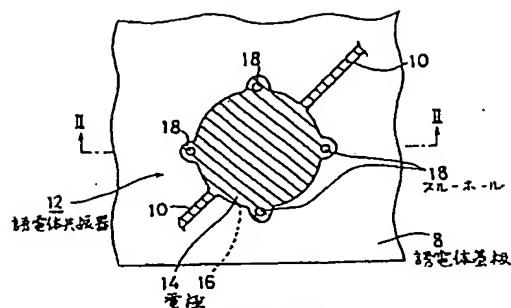
4. 図面の簡単な説明

第1図は、この発明の一実施例に係る誘電体共振器を示す平面図である。第2図は、第1図の線II-IIに沿う断面図である。第3図は、従来の誘電体共振器を用いたフィルタの一例を示す断面図である。

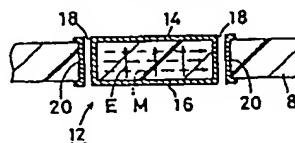
8...誘電体基板、10...マイクロストリップライン、12...この発明に係る誘電体共振器、14、16...電極、18...スルーホール、20...電極

特開昭 62-71305(3)

第 1 図



第 2 図



II-II 断面図

第 3 図

